

1/3/5 (Item 5 from file: 351)
DIALOG(R)File 351:Derwent WPI
(c) 2006 Thomson Derwent. All rts. reserv.

011918921 **Image available**
WPI Acc No: 1998-335831/199830
XRPX Acc No: N98-262149

High frequency amplifier e.g. for mobile communication unit, satellite communication unit - has capacitor and coil in input matching circuit with input matching achieved for high frequency range by another coil in input matching circuit and output matching achieved by capacitor and coil in output matching circuit

Patent Assignee: MURATA MFG CO LTD (MURA)
Inventor: SAKUSABE K
Number of Countries: 028 Number of Patents: 006
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week	
EP 851576	A2	19980701	EP 97122813	A	19971223	199830	B
NO 9706071	A	19980625	NO 976071	A	19971223	199835	
CA 2225855	A	19980624	CA 2225855	A	19971223	199841	
JP 10242776	A	19980911	JP 97228907	A	19970811	199847	
US 6121840	A	20000919	US 97997013	A	19971223	200048	N
CA 2225855	C	20001010	CA 2225855	A	19971223	200056	

Priority Applications (No Type Date): JP 97228907 A 19970811; JP 96355722 A 19961224; JP 96228907 A 19970811; US 97997013 A 19971223

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

EP 851576 A2 E 35 H03F-001/56

Designated States (Regional): AL AT BE CH DE DK ES FI FR GB GR IE IT LI

LT LU LV MC MK NL PT RO SE SI

NO 9706071	A		H03F-003/19
CA 2225855	A		H03F-003/189
JP 10242776	A	20	H03F-003/189
US 6121840	A		H03F-003/16
CA 2225855	C E		H03F-003/189

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-242776

(43)Date of publication of application : 11.09.1998

(51)Int.Cl.

H03F 3/189
H04B 1/04

(21)Application number : 09-228907

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 11.08.1997

(72)Inventor : SAKUSABE KENICHI

(30)Priority

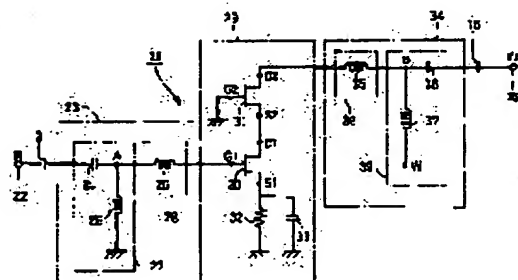
Priority number : 08355722 Priority date : 24.12.1996 Priority country : JP

(54) HIGH FREQUENCY AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To allow the one high frequency amplifier to amplify two kinds of high frequency signals at different frequency bands.

SOLUTION: The input of a high frequency signal whose center frequency is 0.8GHz is matched by a capacitor 24 and a coil 26 of an input matching circuit 23 and the input of a high frequency signal whose center frequency is 1.9GHz is matched by a capacitor 36 and a coil 25 of the input matching circuit 23. The output of the high frequency signal whose center frequency is 0.8GHz is matched by a capacitor 36 and a coil 37 of an output matching circuit 34 and the output of the high frequency signal whose center frequency is 1.9GHz is matched by a coil 35 of the output matching circuit 34.



LEGAL STATUS

[Date of request for examination] 23.07.1999

[Date of sending the examiner's decision of rejection] 08.04.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-242776

(43)公開日 平成10年(1998)9月11日

(51)IntCl.⁶

識別記号

F I

H 0 3 F 3/189

H 0 3 F 3/189

H 0 4 B 1/04

H 0 4 B 1/04

B

審査請求 未請求 請求項の数9 F D (全 20 頁)

(21)出願番号 特願平9-228907

(22)出願日 平成9年(1997)8月11日

(31)優先権主張番号 特願平8-355722

(32)優先日 平8(1996)12月24日

(33)優先権主張国 日本 (J P)

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 作佐部 建一

京都府長岡京市天神二丁目26番10号 株式

会社村田製作所内

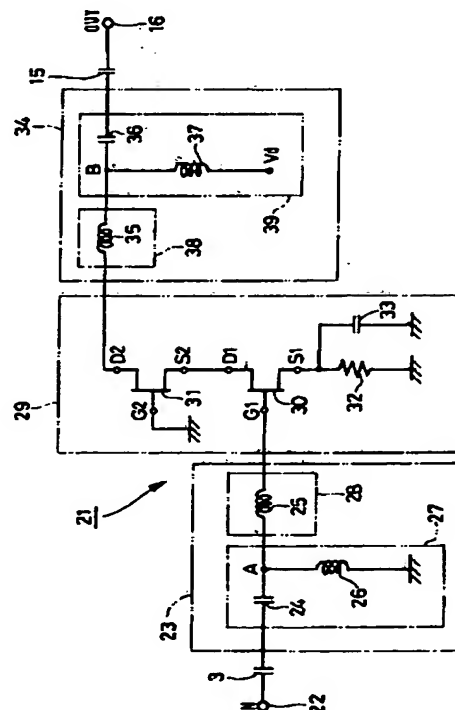
(74)代理人 弁理士 広瀬 和彦

(54)【発明の名称】 高周波増幅器

(57)【要約】

【課題】 1個の高周波増幅器で周波数帯域の異なる2種類の高周波信号を増幅できるようにする。

【解決手段】 入力整合回路23のコンデンサ24とコイル26によって中心周波数が0.8GHzの高周波信号について入力整合をとり、入力整合回路23のコイル25によって中心周波数が1.9GHzの高周波信号について入力整合をとる。また、出力整合回路34のコンデンサ36とコイル37によって中心周波数が0.8GHzの高周波信号について出力整合をとり、出力整合回路34のコイル35によって中心周波数が1.9GHzの高周波信号について出力整合をとる。



【特許請求の範囲】

【請求項1】 増幅回路と、該増幅回路の入力側と入力端子との間に接続された入力整合回路と、前記増幅回路の出力側と出力端子との間に接続された出力整合回路とからなる高周波増幅器において、

前記入力整合回路は、入力端子に接続されたコンデンサと、該コンデンサと前記増幅回路との間に接続された第1コイルと、前記コンデンサと第1コイルとの接続点に接続された第2コイルとからなり、前記コンデンサと第2コイルにより低域側高周波信号について整合をとる低域周波数整合回路を構成し、前記第1コイルにより前記低域側高周波信号よりも周波数が高い高域側高周波信号について整合をとる高域周波数整合回路を構成したことを特徴とする高周波増幅器。

【請求項2】 前記入力整合回路の第2コイルのインダクタンスを、前記入力整合回路のコンデンサと第1コイルとの接続点から該第2コイルをみたときに前記高域側高周波信号について開放となるように設定し、前記入力整合回路のコンデンサの容量を前記低域側高周波信号について整合をとるように設定し、前記入力整合回路の第1コイルのインダクタンスを前記高域側高周波信号について整合をとるように設定する構成としてなる請求項1記載の高周波増幅器。

【請求項3】 増幅回路と、該増幅回路の入力側と入力端子との間に接続された入力整合回路と、前記増幅回路の出力側と出力端子との間に接続された出力整合回路とからなる高周波増幅器において、

前記出力整合回路は、前記増幅回路の出力側に接続された第1コイルと、該第1コイルと出力端子との間に接続されたコンデンサと、前記第1コイルとコンデンサとの接続点に接続された第2コイルとからなり、前記コンデンサと第2コイルにより低域側高周波信号について整合をとる低域周波数整合回路を構成し、前記第1コイルにより前記低域側高周波信号よりも周波数が高い高域側高周波信号について整合をとる高域周波数整合回路を構成したことを特徴とする高周波増幅器。

【請求項4】 前記出力整合回路の第2コイルのインダクタンスを、前記出力整合回路のコンデンサと第1コイルとの接続点から該第2コイルをみたときに高域側高周波信号について開放となるように設定し、前記出力整合回路のコンデンサの容量を前記低域側高周波信号について整合をとるように設定し、前記出力整合回路の第1コイルのインダクタンスを前記高域側高周波信号について整合をとるように設定する構成としてなる請求項3記載の高周波増幅器。

【請求項5】 前記増幅回路は、ベース端子が前記入力整合回路の出力側に接続され、エミッタ端子が少なくとも交流的にアースに接続された入力側トランジスタと、エミッタ端子が該入力側トランジスタのコレクタ端子に接続され、コレクタ端子が出力整合回路の入力側に接続

された出力側トランジスタと、該出力側トランジスタのベース端子に接続され該出力側トランジスタのベース端子に電圧を印加する電圧印加手段とを備え、前記電圧印加手段は、当該増幅回路によって増幅する高周波信号の周波数に対応して前記出力側トランジスタのベース端子に印加する電圧を変更する構成としてなる請求項1、2、3または4記載の高周波増幅器。

【請求項6】 前記増幅回路の電圧印加手段は、前記高域側高周波信号を増幅するときには、前記高域側高周波信号について入力反射係数、出力反射係数が最小となるように前記出力側トランジスタのベース端子に印加する電圧を設定し、前記低域側高周波信号を増幅するときには、前記低域側高周波信号について入力反射係数、出力反射係数が最小となるように前記出力側トランジスタのベース端子に印加する電圧を設定する構成としてなる請求項5記載の高周波増幅器。

【請求項7】 前記増幅回路の入力側トランジスタと出力側トランジスタとの間にインピーダンス回路を設けてなる請求項5または6記載の高周波増幅器。

【請求項8】 前記インピーダンス回路はコイルにより形成してなる請求項7記載の高周波増幅器。

【請求項9】 前記増幅回路の入力側トランジスタ、出力側トランジスタを電界効果トランジスタにより構成してなる請求項5、6、7または8記載の高周波増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば、移動体通信機器、衛星通信機器等に用いて好適な高周波増幅器に関する。

【0002】

【従来の技術】 従来、携帯電話、コードレス電話等の移動通信機器では、それぞれ専用の周波数帯域（キャリア周波数）の通信電波が使用されている。このため、携帯電話等に内蔵された受信機、送信機のフロントエンドには、通信電波に設定された単一の周波数帯域にある高周波信号のみを増幅する高周波増幅器が設けられている。

【0003】 ここで、従来技術による高周波増幅器を、図18ないし図24を参照しつつ説明する。

【0004】 まず、従来技術による高周波増幅器を、図18のブロック図に基づいて説明する。高周波増幅器は、後述する増幅回路7と、該増幅回路7の入力側と入力端子2との間に接続された単一周波数整合回路（入力整合回路4）と、前記増幅回路7の出力側と出力端子16との間に接続された単一周波数整合回路（出力整合回路12）とから大略構成されている。

【0005】 1は従来技術による高周波増幅器であり、該高周波増幅器1は、周波数帯域が1.8GHz～2.0GHzの通信電波を取り扱う携帯電話機の受信機に設けられている。

【0006】 2は高周波増幅器1の入力端子であり、該

3

入力端子 2 は、例えば、携帯電話機のアンテナ等に接続されている。また、入力端子 2 には、通信電波の受信に応じて、周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号が入力される。

【0007】3 は入力端子 2 の直後に接続されたコンデンサで、該コンデンサ 3 は、入力端子 2 に入力される高周波信号に直流分が含まれていた場合に、この直流分を除去するものである。そして、該コンデンサ 3 は、入力端子 2 から入力される高周波信号に損失を与えない程度の容量、例えば 20 pF 程度に設定されている。

【0008】4 は周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号について整合をとる入力整合回路であり、該入力整合回路 4 は、前記コンデンサ 3 と後述する入力側トランジスタ 8 のゲート端子 G1 との間に接続されたコイル 5 と、コンデンサ 3 とコイル 5 との接続点 E とアースとの間に接続されたコイル 6 とから構成されている。

【0009】そして、コイル 5 とコイル 6 の各インダクタンスは、周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号について入力整合をとるように設定され、例えば、コイル 5 のインダクタンスが 12 nH に設定され、コイル 6 のインダクタンスが 10 nH に設定されている。

【0010】7 は入力整合回路 4 の出力側に接続された増幅回路を示し、該増幅回路 7 は、入力側トランジスタ 8 と、該入力側トランジスタ 8 とカスコード接続された出力側トランジスタ 9 と、抵抗 10 と、バイパスコンデンサ 11 とから構成されている。そして、入力側トランジスタ 8、出力側トランジスタ 9 は、それぞれ電界効果トランジスタ (FET) により構成されている。また、抵抗 10 とバイパスコンデンサ 11 は、当該増幅回路 7 に入力される高周波信号に直流バイアスを付与するセルフバイアス回路を構成し、例えば抵抗 10 の抵抗値は 80 Ω であり、バイパスコンデンサ 11 の容量は 100 pF に設定されている。

【0011】12 は増幅回路 7 の出力側に接続され、周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号について整合をとる出力整合回路であり、該出力整合回路 12 は、増幅回路 7 の出力側トランジスタ 9 のドレイン端子 D2 と後述するコンデンサ 15 との間に接続されたコイル 13 と、一端側が該コイル 13 とコンデンサ 15 との接続点 F に接続されたコイル 14 とから構成されている。そして、コイル 14 の他端側には固定電圧 Vd を供給する電源に接続されている。

【0012】そして、コイル 13 とコイル 14 の各インダクタンスは、周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号について出力整合をとるように設定され、例えば、コイル 13 のインダクタンスが 8.2 nH に設定され、コイル 14 のインダクタンスが 10 nH に設定されている。

4

【0013】なお、前記入力整合回路 4 と出力整合回路 12 は、単一の周波数に整合させる単一周波数整合回路として構成されている。

【0014】15 は出力整合回路 12 の出力側に接続されたコンデンサで、該コンデンサ 15 は、増幅回路 7 によって高周波信号を増幅するときに、高周波信号に付加した直流バイアス分を除去するものである。そして、該コンデンサ 15 は、出力端子 16 から出力される高周波信号に損失を与えない程度の容量、例えば 20 pF 程度に設定されている。

【0015】16 は高周波増幅器 1 の出力端子であり、該出力端子 16 には、高周波増幅器 1 の外部に設けられ、変復調や音声情報の処理等を行う信号処理回路 (図示せず) が接続されている。

【0016】従来技術による高周波増幅器 1 は上述したような構成を有するもので、この高周波増幅器 1 は、周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号についてのみ整合をとり、増幅を行うように構成されている。即ち、該高周波増幅器 1 は、周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号について、雑音指数をできるだけ減少させ、利得をできるだけ増加させると共に、入力反射係数、出力反射係数をできるだけ減少させるように構成されている。

【0017】ここで、図 20 中の特性線 a は高周波増幅器 1 における雑音指数の周波数特性を示し、図 21 中の特性線 b は高周波増幅器 1 における利得の周波数特性を示している。さらに、図 22 中の特性線 c、d は高周波増幅器 1 における入力反射係数、出力反射係数の周波数特性を示している。図 20 ないし図 21 をみると、1.8 GHz ~ 2.0 GHz の周波数帯域において、雑音指数が最小となり、利得が最大となると共に、入力反射係数、出力反射係数が最小になっていることがわかる。

【0018】このように、従来技術による高周波増幅器 1 は、周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号についてのみ、優れた増幅効果を発揮するように構成されている。

【0019】また、図 23 に示す高周波増幅器 1' のように、増幅回路 7 を構成する抵抗 10 およびバイパスコンデンサ 11 を省略すると共に、入力整合回路 4 を構成するコイル 6 の一端をアースせず、コイル 6 の一端に、例えば、(-0.7) V の固定電圧 Vd' を印加するものも知られている。このような他の従来技術でも、周波数帯域が 1.8 GHz ~ 2.0 GHz の高周波信号について、優れた増幅効果を発揮する。

【0020】

【発明が解決しようとする課題】ところが、携帯電話機を使用する地域が異なると、通信電波の周波数帯域が異なる場合がある。例えば、ある地域で使用されている通信電波の周波数帯域が 1.8 GHz ~ 2.0 GHz で、他の地域で使用されている通信電波の周波数帯域が 0.

7GHz~1.0GHzという場合がある。

【0021】しかし、上述した従来技術による高周波増幅器1は、単一の周波数帯域の高周波信号のみを増幅する構成である。従って、1台で周波数帯域が異なる複数の通信電波を取り扱う携帯電話機（複数の地域で通話可能な共用型携帯電話機）を実現するには、1台の携帯電話機に、それぞれの周波数帯域に対応した複数の高周波増幅器1を搭載しなければならない。この結果、携帯電話機の大型化、消費電力の増大、コストの上昇を招くという問題がある。

【0022】また、従来技術による高周波増幅器1は、移動体通信機器に用いられるので、入力電力レベルに対する出力電力レベルの特性は歪を少なくして音質を高める必要がある。このため、入力電力レベルに対する出力電力レベルの特性を示す指標である、インターセプトポイントPを良好としなければならない。

【0023】ここで、インターセプトポイントPについて説明する。従来の移動体通信機器に使用される高周波増幅器1の入力端には、単一の周波数の信号が入力される。しかしながら、単一の周波数とはいうものの、実際には、例えば1.9003GHz、1.9006GHz、1.9009GHz等の極めて隣接する複数の高周波が情報の搬送波として使用されており、複数の高周波信号が高周波増幅器1に入力される。

【0024】このとき、例えば、入力電力レベルの等しい、隣接した1.9003GHz、1.9006GHzのような2つの高周波信号が高周波増幅器1に入力されると、高周波増幅器1によって増幅された2つの高周波信号に対応した同じ波形の基本波信号と、高周波増幅器1によって2つの高周波信号が変調されることによって生じる同じ波形の3次相互変調歪波信号とが高周波増幅器1から出力される。

【0025】そこで、図24に示すように、入力電力レベルを変化させたときの値を横軸に、そのときの入力電力レベルに対応した基本波信号および3次相互変調歪波信号の出力電力レベルの値を縦軸にプロットすると、基本波信号の入力電力レベルと出力電力レベルの関係を示す基本波信号の特性線eと、3次相互変調歪波出力信号の入力電力レベルと出力電力レベルの関係を示す3次相互変調歪波出力信号の特性線fとが得られる。特性線e、fは、入力電力レベルが低い領域Aでは線形性を示すが、入力電力レベルが高い領域Bでは歪んで出力電力レベルが飽和する。

【0026】インターセプトポイントPとは、入力電力レベルが低い領域Aにおける特性線e、fの直線部分を外挿して得られる交点である。そして、インターセプトポイントPが良好ということは、インターセプトポイントPを特定する入力電力レベル（以下、入力インターセプトポイントという）および出力電力レベル（以下、出力インターセプトポイントという）が大きいことを意味

する。即ち、インターセプトポイントPが良いと、高周波増幅器1の特性線e、fは入力電力レベルが高い領域Bでも歪むことがなく、高周波増幅器1の特性線e、fの線形性が良好となる。

【0027】ところで、従来技術による高周波増幅器1では、出力端子16から出力される高周波信号のインピーダンス整合を図る場合、出力整合回路12を構成する素子定数を設定することにより行っていた。また、インターセプトポイントPを良くする場合には、出力整合回路12を構成する素子定数を設定することにより行っていた。このため、出力整合回路12を構成する素子定数の設定だけでは、両方の特性を同時に満足させることが難しく、高周波増幅器1の安定度が劣ってしまうという問題があった。

【0028】本発明は上述した従来技術に鑑みなされたもので、本発明の目的は、周波数の異なる複数の高周波信号を増幅でき、当該高周波増幅器を設ける通信機器の小型化、省力化、低コスト化に貢献できるようにした高周波増幅器を提供することにある。

【0029】また、本発明の他の目的は、入力整合回路によって調整された雑音整合条件または出力整合回路によって調整されたインピーダンス整合条件を変更することなく、インターセプトポイントを良好とし、線形性を高めることのできる高周波増幅器を提供することにある。

【0030】

【課題を解決するための手段】上述した課題を解決するために、本発明の高周波増幅器は、図1の機能ブロック図に示すように、増幅回路110と、該増幅回路110の入力側と入力端子101との間に接続された入力整合回路120と、前記増幅回路110の出力側と出力端子102との間に接続された出力整合回路130とからなる構成を採用している。

【0031】そして、請求項1に係る発明の特徴は、入力整合回路120を、入力端子101に接続されたコンデンサと、該コンデンサと前記増幅回路110との間に接続された第1コイルと、前記コンデンサと第1コイルとの接続点に接続された第2コイルとからなり、前記コンデンサと第2コイルにより低域側高周波信号について整合をとる低域周波数整合回路121を構成し、前記第1コイルにより前記低域側高周波信号よりも周波数が高い高域側高周波信号について整合をとる高域周波数整合回路122を構成したことにある。

【0032】このように構成したことにより、周波数の異なる2種類の高周波信号のうち、周波数が低い方を低域側高周波信号、周波数が高い方を高域側高周波信号とすると、低域側高周波信号は低域周波数整合回路121によって入力整合をとり、高域側高周波信号は高域周波数整合回路122によって入力整合をとることができ

る。即ち、高周波増幅器に高域側高周波信号が入力され

たときには、この高域側高周波信号について、例えば、雑音指数、入力反射係数を減少させ、利得を増大させることができる。また、高周波増幅器に低域側高周波信号が入力されたときには、この低域側高周波信号について、例えば、雑音指数、入力反射係数を減少させ、利得を増大させることができる。これにより、周波数の異なる2種類の高周波信号を、1個の増幅回路によって効率よく増幅することができる。

【0033】請求項2に係る発明は、入力整合回路120の第2コイルのインダクタンスを、入力整合回路のコンデンサと第1コイルとの接続点から該第2コイルをみたときに高域側高周波信号について開放となるように設定し、入力整合回路120のコンデンサの容量を低域側高周波信号について整合をとるように設定し、入力整合回路120の第1コイルのインダクタンスを高域側高周波信号について整合をとるように設定する構成としたことにある。

【0034】このように、入力整合回路120の第2コイルのインダクタンスを、高域側高周波信号について、前記接続点から該第2コイルをみたときに開放となるように設定し、この状態で、低域側高周波信号について、例えば、雑音指数、入力反射係数を減少させ、利得を増大させるように、入力整合回路120のコンデンサの容量を調整する。これにより、低域側高周波信号について入力整合をとることができる。

【0035】そして、このように第2コイルのインダクタンスとコンデンサの容量を設定した状態で、高域側高周波信号について、例えば、雑音指数、入力反射係数を減少させ、利得を増大させるように、入力整合回路120の第1コイルのインダクタンスを調整する。これにより、高域側高周波信号について入力整合をとることができる。

【0036】このように、高域側高周波信号については、高域周波数整合回路122を構成する第1コイルにより入力整合をとることができ、低域側高周波信号については、低域周波数整合回路121を構成するコンデンサと第2コイルにより入力整合をとることができる。

【0037】請求項3に係る発明の特徴は、出力整合回路130を、増幅回路110の出力側に接続された第1コイルと、該第1コイルと出力端子102との間に接続されたコンデンサと、前記第1コイルとコンデンサとの接続点に接続された第2コイルとからなり、前記コンデンサと第2コイルにより低域側高周波信号について整合をとる低域周波数整合回路131を構成し、前記第1コイルにより前記低域側高周波信号よりも周波数が高い高域側高周波信号について整合をとる高域周波数整合回路132を構成したことにある。

【0038】このように構成したことにより、周波数の異なる2種類の高周波信号についてそれぞれ出力整合をとることができる。即ち、高周波増幅器に高域側高周波

信号が入力されたときには、高域周波数整合回路132によってこの高域側高周波信号について、例えば、雑音指数、入力反射係数を減少させ、利得を増大させることができる。また、高周波増幅器に低域側高周波信号が入力されたときには、低域周波数整合回路131によってこの低域側高周波信号について、例えば、雑音指数、入力反射係数を減少させ、利得を増大させることができる。

【0039】請求項4に係る発明は、出力整合回路130の第2コイルのインダクタンスを、出力整合回路130のコンデンサと第1コイルとの接続点から該第2コイルをみたときに高域側高周波信号について開放となるように設定し、出力整合回路130のコンデンサの容量を前記低域側高周波信号について整合をとるように設定し、出力整合回路130の第1コイルのインダクタンスを高域側高周波信号について整合をとるように設定する構成としたことにある。

【0040】このように、出力整合回路130の第2コイルのインダクタンスを、高域側高周波信号について、前記接続点から該第2コイルをみたときに開放となるように設定し、この状態で、低域側高周波信号について、例えば、雑音指数、出力反射係数を減少させ、利得を増大させるように、出力整合回路130のコンデンサの容量を調整する。これにより、低域側高周波信号について出力整合をとることができる。

【0041】そして、このように第2コイルのインダクタンスとコンデンサの容量を設定した状態で、高域側高周波信号について、例えば、雑音指数、出力反射係数を減少させ、利得を増大させるように、出力整合回路130の第1コイルのインダクタンスを調整する。これにより、高域側高周波信号について出力整合をとることができる。

【0042】このように、高域側高周波信号については、高域周波数整合回路132を構成する第1コイルによって整合をとることができ、低域側高周波信号については、低域周波数整合回路131を構成するコンデンサと第2コイルによって整合をとることができる。

【0043】請求項5に係る発明は、図2の機能ブロック図に示す如く、増幅回路110は、ベース端子が入力整合回路の出力側に接続され、エミッタ端子が少なくとも交流的にアースに接続された入力側トランジスタ111と、エミッタ端子が該入力側トランジスタ111のコレクタ端子に接続され、コレクタ端子が出力整合回路130の入力側に接続された出力側トランジスタ112と、該出力側トランジスタ112のベース端子に接続され該出力側トランジスタ112のベース端子に電圧を印加する電圧印加手段113とを備え、前記電圧印加手段113は、当該増幅回路110によって増幅する高周波信号の周波数に対応して前記出力側トランジスタ112のベース端子に印加する電圧を変更する構成としたこと

にある。

【0044】このように構成することにより、出力側トランジスタ112のベース端子に印加する電圧を変化させると、出力側トランジスタ112のコレクタ端子とアースとの間のインピーダンスが変化すると共に、入力側トランジスタ111のベース端子とアースとの間のインピーダンスが変化する。これにより、出力側トランジスタ112のベース端子に印加する電圧を変化させることによって、高周波増幅器の雑音指数、入力反射係数、出力反射係数、利得等を変化させることができる。

【0045】従って、前記増幅回路110によって高域側高周波信号を増幅するときには、電圧印加手段113によって出力側トランジスタ112のベース端子に印加する電圧を、高域側高周波信号について雑音指数、入力反射係数、出力反射係数、利得等が最適となるように変更する。また、低域側高周波信号を増幅するときには、電圧印加手段113によって出力側トランジスタ112のベース端子に印加する電圧を、低域側高周波信号について雑音指数、入力反射係数、出力反射係数、利得等が最適となるように変更する。これにより、高域側高周波信号と低域側高周波信号のそれぞれについて、良好に入力整合、出力整合をとることができる。

【0046】さらに、電圧印加手段113によって出力側トランジスタ112のベース端子に印加する電圧を調整することにより、前記高域側高周波信号、低域側高周波信号以外の他の周波数の高周波信号について入力整合、出力整合をとることも可能である。

【0047】請求項6に係る発明は、増幅回路110の電圧印加手段113を、高域側高周波信号を増幅するときには、高域側高周波信号について入力反射係数、出力反射係数が最小となるように出力側トランジスタ112のベース端子に印加する電圧を設定し、低域側高周波信号を増幅するときには、低域側高周波信号について入力反射係数、出力反射係数が最小となるように出力側トランジスタ112のベース端子に印加する電圧を設定する構成としたことにある。

【0048】これにより、高域側高周波信号と低域側高周波信号のそれぞれについて、良好に入力反射特性、出力反射特性を最適化することができる。

【0049】請求項7に係る発明は、図3の機能ブロック図に示すように、増幅回路110の入力側トランジスタ111と出力側トランジスタ112との間にインピーダンス回路114を設けたことにある。

【0050】このように、入力側トランジスタ111と出力側トランジスタ112との間に接続されたインピーダンス回路114は、これを構成する素子定数を設定することにより、インターセプトポイントは変化する。インピーダンス回路114を構成する素子定数は、該インターセプトポイントが最も良くなる値に設定される。この結果、高周波増幅器の基本波出力信号の特性線および

3次相互変調歪波出力信号の特性線の線形性が良好となる。しかも、このインピーダンス回路114は入力側トランジスタ111と出力側トランジスタ112との間に接続されていることから、高周波増幅器の利得、雑音指数、入力反射損失や出力反射損失といった電気的特性は劣化することがない。

【0051】また、請求項8に係る発明は、インピーダンス回路114をコイルによって形成したことにある。

【0052】コイルのインダクタンスを変えると、インターセプトポイントが変化する。インターセプトポイントが良好となるようにコイルのインダクタンスを設定すると、高周波増幅器の基本波出力信号の特性線および3次相互変調歪波出力信号の特性線の線形性が良くなる。

【0053】請求項9に係る発明は、増幅回路110の入力側トランジスタ111、出力側トランジスタ112を電界効果トランジスタにより構成したことにある。

【0054】即ち、増幅回路110は、ゲート端子が入力整合回路の出力側に接続され、ソース端子が少なくとも交流的にアースに接続された入力側トランジスタ111と、ゲート端子が該入力側トランジスタ111のドレイン端子に接続され、ドレイン端子が出力整合回路130の入力側に接続された出力側トランジスタ112と、該出力側トランジスタ112のゲート端子に接続され該出力側トランジスタ112のゲート端子に電圧を印加する電圧印加手段113とからなり、電圧印加手段113は、当該増幅回路110によって増幅する高周波信号の周波数に対応して前記出力側トランジスタ112のゲート端子に印加する電圧を変更する構成である。

【0055】

【発明の実施の形態】以下、本発明に係る高周波増幅器の実施の形態を、添付図面に従って詳述する。

【0056】まず、図4ないし図7は第1の実施例による高周波増幅器を示している。即ち、図中、21は本実施例による高周波増幅器で、該高周波増幅器21は、例えば、周波数帯域が1.8GHz~2.0GHzの通信電波と、周波数帯域が0.7GHz~1.0GHzの通信電波との2種類の通信電波を取り扱う共用型の携帯電話の受信機に設けられている。

【0057】22は高周波増幅器21の入力端子であり、該入力端子22は、例えば、携帯電話のアンテナ等に接続される。そして、入力端子22には、各通信電波の受信に対応して、周波数帯域が1.8GHz~2.0GHzの高域側高周波信号（以下、「高域受信信号」という）と、周波数帯域が0.7GHz~1.0GHzの低域側高周波信号（以下、「低域受信信号」という）が入力される。

【0058】23はコンデンサ3を介して入力端子22に接続された入力整合回路を示し、該入力整合回路23は、高域受信信号と低域受信信号の双方について整合をとるように構成されている。即ち、入力整合回路23

は、コンデンサ24と、該コンデンサ24と後述する入力側トランジスタ30のゲート端子G1との間に接続されたコイル25と、コンデンサ24とコイル25との接続点Aとアースとの間に接続されたコイル26とから構成されている。

【0059】そして、コンデンサ24とコイル26は、低域受信信号について整合をとる低域整合部27を構成している。即ち、コンデンサ24とコイル26は、低域受信信号の整合を行うものである。また、コイル25は高域受信信号について整合をとる高域整合部28を構成している。即ち、コイル25は、高域受信信号の整合を行うものである。

【0060】なお、コンデンサ3は、入力端子22に入力される高周波信号に直流成分が含まれていた場合に、この直流成分を除去する。

【0061】ここで、入力整合回路23を構成するコンデンサ24の容量、コイル25、26のインダクタンスの設定について説明する。

【0062】まず、コイル26のインダクタンスを、接続点Aからコイル26を見たとき、1.8GHz~2.0GHzの周波数帯域で接続点Aとアースとの間が開放となるように設定する。即ち、周波数帯域が1.8GHz~2.0GHzの高域受信信号について前記接続点Aとアースとの間のインピーダンスができるだけ大きくなるように、コイル26のインダクタンスを設定する。本実施例の場合、コイル26のインダクタンスは、例えば12nH程度である。

【0063】次に、コンデンサ24の容量を、周波数帯域が0.7GHz~1.0GHzの低域受信信号について整合をとるように設定する。即ち、高周波増幅器21に低域受信信号が入力されたときに、例えば、コンデンサ24の容量を、雑音指数と入力反射係数をできるだけ減少させ、高周波増幅器21の利得をできるだけ増大させるように、コンデンサ24の容量を設定する。本実施例の場合、コンデンサ24の容量は、例えば1.5pF程度となる。

【0064】次に、高域整合部28を構成するコイル25のインダクタンスを、周波数帯域が1.8GHz~2.0GHzの高域受信信号について整合をとるように設定する。即ち、高周波増幅器21に高域受信信号が入力されたときに、例えば、コイル25のインダクタンスを、雑音指数と入力反射係数をできるだけ減少させ、高周波増幅器21の利得をできるだけ増大させるように、コイル25のインダクタンスを設定する。本実施例の場合、コイル25のインダクタンスは、例えば10nH程度となる。

【0065】ここで、前述したように、コイル26のインダクタンスを、接続点Aからコイル26をみたときに、高域受信信号の周波数帯域で開放となるように設定した状態では、コイル25のインダクタンスを調整する

だけで、高域受信信号について整合をとることができる。また、前述したようにコンデンサ24の容量は、例えば1.5pFと小さい値であるが、このようにコンデンサ24の容量が小さい値でも、高域受信信号の周波数帯域内で損失が生じることはない。

【0066】29は入力整合回路23の出力側に接続された増幅回路を示し、該増幅回路29は、入力側トランジスタ30と、該入力側トランジスタ30とカスコード接続された出力側トランジスタ31と、抵抗32と、バイパスコンデンサ33とから構成されている。

【0067】そして、入力側トランジスタ30は、電界効果トランジスタ(FET)により構成されており、そのゲート端子G1は入力整合回路23のコイル25に接続され、ドレイン端子D1は出力側トランジスタ31のソース端子S2に接続され、ソース端子S1は抵抗32に接続されている。また、入力側トランジスタ30のソース端子S1はバイパスコンデンサ33を介してアースに接続されている。これにより、入力側トランジスタ30のソース端子S1は交流的にアースに接続されている。

【0068】また、出力側トランジスタ31は、電界効果トランジスタにより構成されており、そのゲート端子G2がアースに接続され、ソース端子S2が出力側トランジスタ30のドレイン端子D1に接続され、ドレイン端子D2が出力整合回路34のコイル35に接続されている。

【0069】さらに、抵抗32とバイパスコンデンサ33は、当該増幅回路7に入力される高域受信信号、低域受信信号に直流バイアスを付与するセルフバイアス回路を構成しており、抵抗32の抵抗値は例えば80Ωであり、バイパスコンデンサ33の容量は例えば100pFである。

【0070】34は増幅回路29の出力側に接続された出力整合回路を示し、該出力整合回路34は、高域受信信号と低域受信信号の双方について整合をとるように構成されている。即ち、出力整合回路34は、出力側トランジスタ31のドレイン端子D2に接続されたコイル35と、該コイル35に接続されたコンデンサ36と、一端側がコイル35とコンデンサ36との接続点Bに接続されたコイル37とから構成されている。また、コイル37の他端側には、固定電圧Vdが印加される。

【0071】そして、コイル35は、高域受信信号について整合をとる高域整合部38を構成している。即ち、コイル35は、高域受信信号の整合を行うものである。また、コンデンサ36とコイル37は、低域受信信号について整合をとる低域整合部39を構成している。即ち、コンデンサ36とコイル37は、低域受信信号の整合を行うものである。

【0072】ここで、出力整合回路34を構成するコンデンサ36、コイル35、37のインダクタンスの設定

10

20

30

40

50

について説明する。

【0073】まず、コイル37のインダクタンスを、接続点Bからコイル37を見たとき、1.8GHz~2.0GHzの周波数帯域で開放となるように、例えば10nHに設定する。

【0074】次に、コンデンサ36の容量を、入力整合回路23のコンデンサ24とほぼ同様に、周波数帯域が0.7GHz~1.0GHzの低域受信信号について整合をとるように設定する。即ち、高周波増幅器21に低域受信信号が入力されたときに、例えば、雑音指数と出力反射係数をできるだけ減少させ、高周波増幅器21の利得をできるだけ増大させるように、コンデンサ36の容量を設定する。本実施例の場合、コンデンサ36の容量は、例えば3pF程度となる。さらに、コンデンサ36の容量は、出力端子40に接続された後段の信号処理回路（図示せず）等との関係でインピーダンス整合をとることをも考慮して設定する。

【0075】次に、コイル35のインダクタンスを、入力整合回路23のコイル25とほぼ同様に、周波数帯域が1.8GHz~2.0GHzの高域受信信号について整合をとるように設定する。即ち、増幅回路29から出力整合回路34に向けて高域受信信号が出力されたときに、例えば、雑音指数と出力反射係数をできるだけ減少させ、高周波増幅器21の利得をできるだけ増大させるように、コイル35のインダクタンスを設定する。本実施例の場合、コイル35のインダクタンスは、例えば8.2nH程度となる。さらに、コイル35のインダクタンスは、出力端子40に接続された後段の信号処理回路（図示せず）等との関係でインピーダンス整合をとることをも考慮して設定する。

【0076】ここで、前述したように、コイル37のインダクタンスを、接続点Bからコイル37をみたときに、高域受信信号の周波数帯域で開放となるように設定した状態では、コイル35のインダクタンスを調整するだけで、高域受信信号について整合をとることができる。また、前述したようにコンデンサ36の容量は、例えば3pFと小さい値であるが、このようにコンデンサ36の容量が小さい値でも、高域受信信号の周波数帯域内で損失が生じることはない。

【0077】40は当該高周波増幅器21の出力端子であり、該出力端子40は、出力整合回路34とコンデンサ15を介して接続される。なお、コンデンサ15は、高周波信号を増幅するときに高周波信号に付加した直流バイアス分を除去する。そして、該出力端子40には、変復調や音声情報の処理等を行う信号処理回路（図示せず）が接続されている。

【0078】本実施例による高周波増幅器21は上述したような構成を有するもので、次に、この高周波増幅器21の動作について説明する。

【0079】携帯電話機のアンテナに周波数帯域が1.

8GHz~2.0GHzの通信電波が受信されると、この通信電波は高域受信信号として高周波増幅器21の入力端子22から入力整合回路23に入力される。そして、この高域受信信号は、この入力整合回路23でコイル25によって整合がとられ、増幅回路29によって増幅される。さらに、この高域受信信号は、出力整合回路34でコイル35によって整合がとられ、出力端子40から後段の信号処理回路に出力される。

【0080】また、携帯電話機のアンテナに周波数帯域が0.7GHz~1.0GHzの通信電波が受信されると、この通信電波は低域受信信号として高周波増幅回路の入力端子22から入力整合回路23に入力される。そして、この低域受信信号は、この入力整合回路23でコンデンサ24とコイル26によって整合がとられ、増幅回路29によって増幅される。さらに、この高域受信信号は、出力整合回路34でコンデンサ36とコイル37によって整合がとられ、出力端子40から後段の信号処理回路に出力される。

【0081】かくして、本実施例によれば、入力整合回路23の低域整合部27（コンデンサ24、コイル26）によって低域受信信号について入力整合をとり、高域整合部28（コイル25）により高域受信信号について入力整合をとると共に、出力整合回路34の低域整合部39（コンデンサ36、コイル37）によって低域受信信号について出力整合をとり、高域整合部38（コイル35）により高域受信信号について出力整合をとる構成としたから、1個の入力整合回路23、出力整合回路34によって、周波数の異なる2種類の高周波信号、即ち、低域受信信号と高域受信信号について入力整合、出力整合をとることができ、低域受信信号と高域受信信号を1個の増幅回路29によって最適に増幅することができる。

【0082】ここで、図5中の特性線a1は、本実施例による高周波増幅器21の雑音指数の周波数特性を示し、図6中の特性線b1は、利得の周波数特性を示している。また、図7中の特性線c1は入力反射特性を示し、特性線d1は出力反射特性を示している。

【0083】図5ないし図7から明らかなどおり、高域受信信号の周波数帯域1.8GHz~2.0GHz（中心周波数1.9GHz）と、低域受信信号の周波数帯域0.7GHz~1.0GHz（中心周波数0.8GHz）とでは、他の周波数帯域と比較して雑音指数、入力反射係数、出力反射係数がそれぞれ減少し、利得が増加している。

【0084】このように、本実施例による高周波増幅器21によれば、上述した2つの周波数帯域において、雑音指数、入力反射係数、出力反射係数をそれぞれ減少させると共に、利得を増加させることができ、周波数帯域の異なる2種類の高周波信号について、雑音指数、入力反射係数、出力反射係数、利得を相互にバランスよく最

適化することができる。これにより、周波数帯域の異なる2種類の高周波信号を1個の高周波増幅器21によって最適に増幅することができる。

【0085】従って、本実施例によれば、周波数帯域の異なる2種類の通信電波を取り扱う共用型の携帯電話機に、それぞれの周波数帯域に対応した高周波増幅器21を2個設ける必要はない。即ち、携帯電話機に、本実施例による高周波増幅器21を1個設けるだけで、周波数帯域の異なる2種類の通信電波を取り扱う共用型の携帯電話機を実現することができ、携帯電話機の小型化、省力化、低コスト化を図ることができる。

【0086】次に、本発明の第2の実施例による高周波増幅器を図8ないし図11に基づいて説明する。本実施例の特徴は、増幅回路の一部を構成する出力側トランジスタのゲート端子に電圧印加手段を接続し、電圧印加手段によって出力側トランジスタのゲート端子に印加する電圧を変化させる構成としたことにある。なお、本実施例では、前述した第1の実施例で述べた構成要素と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0087】51は本実施例に用いられる高周波増幅器である。52は入力整合回路23と出力整合回路34との間に接続された本実施例による増幅回路を示し、該増幅回路52は、前述した第1の実施例による増幅回路29と同様に、入力側トランジスタ30、出力側トランジスタ31、抵抗32、バイパスコンデンサ33を有している。さらに、本実施例による増幅回路52には、電圧印加手段としての直流電源53が設けられている。

【0088】そして、直流電源53は、出力側トランジスタ31のゲート端子G2に接続され、出力側トランジスタ31のゲート端子G2に、直流の電圧Vcを印加するものである。この直流電源53は、高域受信信号を増幅するときと、低域受信信号を増幅するときとで、出力側トランジスタ31のゲート端子G2に供給する電圧Vcを変更するようになっている。

【0089】ここで、直流電源53により、出力側トランジスタ31のゲート端子G2に印加する電圧Vcを変化させると、出力側トランジスタ31のドレイン端子D2とアースとの間のインピーダンスが変化すると共に、入力側トランジスタ30のゲート端子G1とアースとの間のインピーダンスが変化する。これにより、高域受信信号、低域受信信号についての雑音指数、入力反射係数、出力反射係数、利得等が変化する。

【0090】これを利用して、前記増幅回路52により高域受信信号を増幅するとき、直流電源53は、高域受信信号について雑音指数、反射係数、利得等が相互にバランスよく最適化されるような電圧Vc（例えばVc=1.1V）を、出力側トランジスタ31のゲート端子G2に印加する。また、低域受信信号を増幅するとき、直流電源53は、低域受信信号について雑音指数、反射係

数、利得等が相互にバランスよく最適化されるような電圧Vc（例えばVc=1.8V）を、出力側トランジスタ31のゲート端子G2に印加する。これにより、高域受信信号と低域受信信号について、良好に入力整合、出力整合をとることができる。

【0091】本実施例による高周波増幅器51は上述した構成を有するものであり、その基本的な動作は、前述した第1の実施例による高周波増幅器21と同様であるので、ここでは、直流電源53の電圧変更に関する動作について述べる。

【0092】例えば、携帯電話機を、通信電波の周波数帯域が1.8GHz~2.0GHzの地域で使用する際には、例えば、携帯電話機に設けられた通信電波周波数帯域切換スイッチ等を手動的または自動的に切換える。これに連動して、直流電源53から出力される電圧Vcが、例えば1.1Vに設定される。この状態で、携帯電話機が1.8GHz~2.0GHzの通信電波を受信し、この通信電波が高域受信信号として高周波増幅器51に入力されると、この高域受信信号は、高周波増幅器51の入力整合回路23、増幅回路52、出力整合回路34によって、雑音指数、反射係数、利得等が最適となるように整合され、高効率に増幅される。

【0093】一方、携帯電話機を、通信電波の周波数帯域が0.7GHz~1.0GHzの地域で使用する際には、携帯電話機に設けられた通信電波周波数帯域切換スイッチ等を手動的または自動的に切換えることにより、これに連動して直流電源53から出力される電圧Vcが、例えば1.8Vに設定される。この状態で、携帯電話機が0.7GHz~1.0GHzの通信電波を受信し、この通信電波が低域受信信号として高周波増幅器51に入力されると、低域受信信号は、高周波増幅器51の入力整合回路23、増幅回路52、出力整合回路34によって、雑音指数、反射係数、利得等が最適となるように整合され、高効率に増幅される。

【0094】かくして、本実施例によれば、直流電源53により、高域受信信号を増幅するときと、低域受信信号を増幅するときとで、出力側トランジスタ31のゲート端子G2に供給する電圧Vcを変更する構成としたから、高域受信信号と低域受信信号について、良好に入力整合、出力整合をとることができる。

【0095】ここで、図9中の特性線a2は、直流電源53による印加電圧Vcが1.1Vのときにおける高周波増幅器51の雑音指数の周波数特性を示し、特性線a3は、直流電源53による印加電圧Vcが1.8Vのときにおける高周波増幅器51の雑音指数の周波数特性を示している。この図から明らかなとおり、直流電源53の電圧Vcを1.8Vから1.1Vに変更することにより、1.9GHz（高域受信信号の中心周波数）で、雑音指数が減少していることがわかる。

【0096】また、図10中の特性線b2は、直流電源

53による印加電圧 V_c が1.1Vのときにおける高周波増幅器51の利得の周波数特性を示し、特性線b3は、直流電源53による印加電圧 V_c が1.8Vのときの高周波増幅器51の利得の周波数特性を示している。この図から明らかなとおり、直流電源53の電圧 V_c を1.8Vから1.1Vに変更することにより、1.9GHzで、利得が増大していることがわかる。

【0097】さらに、図11中の特性線c2は、直流電源53による印加電圧 V_c が1.1Vのときにおける高周波増幅器51の入力反射係数の周波数特性を示し、特性線c3は、直流電源53による印加電圧 V_c が1.8Vのときの高周波増幅器51の入力反射係数の周波数特性を示している。この図から明らかなとおり、直流電源53の電圧 V_c を1.8Vから1.1Vに変更することにより、1.9GHzで、入力反射係数が大幅に減少していることがわかる。なお、出力反射係数の周波数特性も、入力反射係数の周波数特性とほぼ同様な特性となる。

【0098】このように、直流電源53による印加電圧 V_c が1.8Vのときには、0.7GHz~1.0GHzの周波数帯域において、雑音指数、入力反射係数、出力反射係数をそれぞれ減少させ、利得を増加させることができ、低域受信信号について雑音指数、入力反射係数、出力反射係数、利得を相互にバランスよく最適化することができる。また、直流電源53による印加電圧 V_c が1.1Vのときには、1.8GHz~2.0GHzの周波数帯域において、雑音指数、入力反射係数、出力反射係数をそれぞれ減少させ、利得を増加させることができ、高域受信信号について雑音指数、入力反射係数、出力反射係数、利得を相互にバランスよく最適化することができる。

【0099】以上より、本実施例によれば、低域受信信号の受信と高域受信信号の受信との切換に応じて、直流電源53による印加電圧 V_c を変更することにより、雑音指数、入力反射係数、出力反射係数、利得の各周波数特性を変化させることができる。これにより、雑音指数、入力反射係数、出力反射係数、利得を、低域受信信号と高域受信信号のそれぞれについて個別に最適化することができ、周波数帯域の異なる2種類の高周波信号について、一層良好に入力整合、出力整合をとることができる。

【0100】次に、本発明の第3の実施例による高周波増幅器を図12ないし図15に基づいて説明する。本実施例の特徴は、増幅回路の入力側トランジスタと出力側トランジスタとの間にインピーダンス回路を接続したことにある。なお、本実施例では、前述した第1の実施例で述べた構成要素と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0101】61は本実施例に用いられる高周波増幅器を示し、該高周波増幅器61は、コンデンサ3を介して

入力端子22に接続された入力整合回路23と、該入力整合回路23の次段に接続された後述の増幅回路62と、該増幅回路62の次段に位置して、出力端子40との間に接続された出力整合回路34とから構成される。

【0102】62は本実施例に用いられる増幅回路で、該増幅回路62は、入力側トランジスタ30と、該入力側トランジスタ30とカスコード接続された出力側トランジスタ31、前記入力側トランジスタ30のソース端子S1とアースとの間に接続された抵抗32と、該抵抗32と並列接続されたバイパスコンデンサ33と、入力側トランジスタ30のドレイン端子D1と出力側トランジスタ31のソース端子S2との間に接続されたインピーダンス回路となるコイル63とから構成されている。

【0103】ここで、入力側トランジスタ30と出力側トランジスタ31は、それぞれ電界効果トランジスタ(FET)が用いられ、入力側トランジスタ30のゲート端子G1は、入力整合回路23のコイル25に接続され、出力側トランジスタ31のゲート端子G2はアースに接続され、ドレイン端子D2は出力整合回路34のコイル35に接続されている。

【0104】また、抵抗32とバイパスコンデンサ33は、増幅回路62に入力される高周波信号に直流バイアスを付与するセルフバイアス回路を構成し、例えば抵抗32の抵抗値は80Ωであり、バイパスコンデンサ33の容量は100pFに設定されている。

【0105】さらに、コイル63は例えばソレノイドコイル等が用いられ、該コイル63のインダクタンスは、後述する方法によって設定されるもので、大きなインターセプトポイントPが得られるように、本実施例では例えば3nHに設定されている。

【0106】ここで、本発明者は、インターセプトポイントPを良好にするため、鋭意実験研究を行った。この結果、図13に示すような、コイル63のインダクタンスとインターセプトポイントPの出力インターセプトポイントPとの関係を実線で示す特性線gと、コイル63のインダクタンスとインターセプトポイントPの入力インターセプトポイントPとの関係を2点鎖線で示す特性線hとを得た。

【0107】図13より明らかなように、例えば、コイル63のインダクタンスを3nH程度に設定すれば、大きな入力インターセプトポイントPと、出力インターセプトポイントPを得ることができる。このため、増幅回路62の基本波出力信号の特性線および3次相互変調歪波出力信号の特性性の線形性が良好となる。

【0108】次に、図14により、コイル63のインダクタンスと入力反射係数との関係について説明する。図14に実線で示す特性線図からも明らかなように、コイル63を設けない場合、即ちインダクタンスが零の場合に比べて、入力反射係数は小さくなる。従って、コイル63を入力側トランジスタ30と出力側トランジスタ3

1 との間に接続しても、入力反射係数を劣化させることなく、インターセプトポイント P を良好に保つことができる。この場合、図 14 中の点線は、コイル 63 を接続しない場合の入力反射係数を示している。

【0109】また、図 15 により、コイル 63 のインダクタンスと出力反射係数との関係について説明する。図 15 に実線で示す特性線図からも明らかなように、インダクタンスが 0~3 nH の範囲では、コイル 63 を設けない場合、即ちインダクタンスが零の場合に比べて出力反射損失は小さくなっており、また、インダクタンスが 3 nH 以上では僅かに大きくなっている。しかしながら、移動通信機器で使用される高周波低雑音増幅器の出力反射特性は、一般に (-10) dB 以下となるように設計されるため、インダクタンスが 3 nH 以上のコイル 63 を接続したとしても支障は生じない。従って、コイル 63 を入力側トランジスタ 30 と出力側トランジスタ 31 との間に挿入しても、出力反射損失を劣化させることなく、インターセプトポイント P を良好に保つことができる。この場合、図 15 中の点線は、コイル 63 を接続しない場合の出力反射係数を示している。

【0110】そこで、本実施例では、入力側トランジスタ 30 のドレイン端子 D1 と出力側トランジスタ 31 のソース端子 S2 との間にコイル 63 を接続し、該コイル 63 のインダクタンスを最適な値に設定することにより、インターセプトポイント P を良好とすることができる。

【0111】この結果、高周波増幅器 61 では、高周波信号の入出力整合条件を崩すことなく、インターセプトポイント P を良好にすることができるので、高周波増幅器 61 の基本波出力信号の特性線および 3 次相互変調歪出力信号の特性線の線形性が良好となる。

【0112】次に、図 16 を参照しつつ本発明の第 4 の実施例による高周波増幅器を説明する。本実施例の特徴は、増幅回路の入力側トランジスタと出力側トランジスタとの間にインピーダンス回路を接続すると共に、増幅回路の一部を構成する出力側トランジスタのゲート端子に電圧印加手段を接続し、電圧印加手段によって出力側トランジスタのゲート端子に印加する電圧を変化させる構成としたことにある。なお、本実施例では、前述した第 1~3 の実施例で述べた構成要素と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

【0113】71 は本実施例に用いられる高周波増幅器である。72 は入力整合回路 23 と出力整合回路 34 との間に接続された増幅回路を示し、該増幅回路 72 は、前述した第 3 の実施例による増幅回路 62 と同様に、入力側トランジスタ 30、出力側トランジスタ 31、抵抗 32、バイパスコンデンサ 33、コイル 63 から構成されている。さらに、本実施例による増幅回路 72 には、電圧印加手段としての直流電源 53 が設けられている。

【0114】そして、直流電源 53 は、前述した第 2 の

実施例と同様に、出力側トランジスタ 31 のゲート端子 G2 に接続される。直流電源 53 は、例えば 1.8~2.0 GHz の高域受信信号を増幅するときと、例えば 0.7~1.0 GHz の低域受信信号を増幅するときとで、出力側トランジスタ 31 のゲート端子 G2 に供給する電圧 Vc を切替える。この電圧 Vc をを切替えることにより、増幅回路 72 を、高域受信信号の受信動作と低域受信信号のそれぞれの受信動作に対応させて使用することができる。この結果、高域受信信号と低域受信信号についての利得、雑音指数および入出力反射損失といった電気的特性をそれぞれ良好に得ることができる。

【0115】また、コイル 63 は、前述した第 3 の実施例と同様に、入力側トランジスタ 30 のドレイン端子 D1 と出力側トランジスタ 31 のソース端子 S2 との間に接続され、該コイル 63 のインダクタンスは、入力反射損失と出力反射損失とを少なくしてインターセプトポイントを高めることのできる最適値に設定している。

【0116】本実施例はこのように構成されるが、本実施例による高周波増幅器 71 では、コイル 63 によって、インターセプトポイントを大きくすることにより、高周波増幅器 71 の線形性を高めることができる。また、直流電源 53 によって高周波増幅器 71 では、前述した第 1 の実施例と同様に、0.7 GHz~0.8 GHz と 1.8 GHz~2.0 GHz の異なる 2 つの周波数帯域に対して雑音指数、入力反射係数、出力反射係数、利得を相互にバランスよく最適化することができる。

【0117】なお、各実施例では、高周波増幅回路 21 (51, 61, 71) に設けられた増幅回路 29 (52, 62, 72) に、抵抗 32、バイパスコンデンサ 33 からなるセルフバイアス回路を設けると共に、入力整合回路 23 のコイル 26 の一端をアースに接続したが、本発明はこれに限らず、図 17 に示す高周波増幅器 21' のように、増幅回路 29 を構成する抵抗 32 およびバイパスコンデンサ 33 を省略すると共に、入力整合回路 23 を構成するコイル 26 の一端をアースせず、コイル 26 の一端に、例えば、(-0.7) V の固定電圧 Vd' を印加する構成としてもよい。

【0118】また、各実施例では、入力側トランジスタ 30、出力側トランジスタ 31 を電界効果トランジスタにより構成するものとして述べたが、入力側トランジスタ 30、出力側トランジスタ 31 をバイポーラトランジスタ、高速移動型トランジスタ (HEMT) によって構成してもよい。

【0119】また、各実施例で述べた高周波増幅器を構成するコンデンサ 24, 36 の容量、コイル 25, 26, 35, 37 のインダクタンスの各値、コイル 63 の値は、一例にすぎず、これらの値に限定するものではない。

【0120】また、各実施例では、周波数帯域が 1.8 GHz~2.0 GHz の高域受信信号と、周波数帯域が

10

20

30

40

50

0.7GHz~1.0GHzの低域受信信号についてそれぞれ整合をとる場合を例に挙げて述べたが、高周波信号の周波数帯域はこれに限定するものではない。入力整合回路23のコンデンサ24の容量、コイル25、26のインダクタンス、出力整合回路34のコンデンサ36の容量、コイル35、37のインダクタンス等を適宜調整し、雑音指数、利得、入力反射係数、出力反射係数の各周波数特性を調整することにより、他の周波数帯域における2種類の高周波信号について整合をとり、高効率に増幅することができる。

【0121】また、第1の実施例では、増幅回路29を入力側トランジスタ30と出力側トランジスタ31とのカスコード接続によって構成する場合を例に挙げたが、増幅回路29を単一のトランジスタで構成してもよく、他の構成の増幅回路を採用してもよい。

【0122】また、第2の実施例では、直流電源53の印加電圧Vcを変更することにより、高域受信信号と低域受信信号の双方の高周波信号について整合をとる場合を例に挙げたが、本発明はこれに限らず、直流電源53の印加電圧Vcを変更することにより、周波数帯域の異なる3種類以上の高周波信号について整合をとることも可能である。

【0123】また、第3、第4の実施例では、コイル63はソレノイドコイル等に限らず、例えば伝送路線等からなるインダクタンス素子を用い、伝送路線長やインピーダンスを適正化することにより、コイル63と同等のインダクタンスを得る構成としてもよい。

【0124】さらに、各実施例では、本発明による高周波増幅器を携帯電話機の受信機に搭載するものとして述べたが、本発明はこれに限らず、携帯電話機の送信機、その他の移動通信機器、衛星通信機器等に適用することができる。

【0125】

【発明の効果】以上詳述したとおり、請求項1に係る発明によれば、入力整合回路を、入力端子に接続されたコンデンサと、該コンデンサと増幅回路との間に接続された第1コイルと、前記コンデンサと第1コイルとの接続点に接続された第2コイルとから構成し、前記コンデンサと第2コイルにより低域側高周波信号について整合をとる低域周波数整合回路を構成し、前記第1コイルにより前記低域側高周波信号よりも周波数が高い高域側高周波信号について整合をとる高域周波数整合回路を構成したから、周波数が異なる複数の高周波信号（低域側高周波信号、高域側高周波信号）について入力整合をとることができ、各高周波信号について雑音指数、反射係数、利得等を最適化することができる。従って、周波数の異なる複数の通信電波を取り扱う通信機器のフロントエンドに、当該高周波増幅器を1個設けるだけで、各通信電波の増幅処理を行うことができ、通信機器の小型化、省力化、低価格化を図ることができる。

【0126】特に、請求項2に係る発明のように、入力整合回路の第2コイルのインダクタンスを、入力整合回路のコンデンサと第1コイルとの接続点から該第2コイルをみたときに高域側高周波信号について開放となるように設定し、入力整合回路のコンデンサの容量を低域側高周波信号について整合をとるよう設定し、入力整合回路の第1コイルのインダクタンスを高域側高周波信号について整合をとるよう設定することによって、高域側高周波信号と低域側高周波信号の双方についてそれぞれ入力整合をとることができ、各高周波信号を1個の増幅回路によって効率よく増幅することができる。

【0127】請求項3に係る発明によれば、出力整合回路を、増幅回路の出力側に接続された第1コイルと、該第1コイルと出力端子との間に接続されたコンデンサと、前記第1コイルとコンデンサとの接続点に接続された第2コイルとから構成し、前記コンデンサと第2コイルにより低域側高周波信号について整合をとる低域周波数整合回路を構成し、前記第1コイルにより低域側高周波信号よりも周波数が高い高域側高周波信号について整合をとる高域周波数整合回路を構成したから、周波数が異なる複数の高周波信号について出力整合をとることができ、各高周波信号について雑音指数、反射係数、利得等を最適化することができる。従って、周波数の異なる複数の通信電波を取り扱う通信機器のフロントエンドに、当該高周波増幅器を1個設けるだけで、各通信電波の増幅処理を行うことができ、通信機器の小型化、省力化、低価格化を図ることができる。

【0128】特に、請求項4に係る発明のように、出力整合回路の第2コイルのインダクタンスを、出力整合回路のコンデンサと第1コイルとの接続点から該第2コイルをみたときに高域側高周波信号について開放となるように設定し、出力整合回路のコンデンサの容量を前記低域側高周波信号について整合をとるよう設定し、出力整合回路の第1コイルのインダクタンスを高域側高周波信号について整合をとるよう設定することにより、高域側高周波信号と低域側高周波信号の双方についてそれぞれ出力整合をとることができ、各高周波信号を1個の増幅回路によって効率よく増幅することができる。

【0129】請求項5に係る発明によれば、増幅回路は、ベース端子が入力整合回路の出力側に接続され、エミッタ端子が少なくとも交流的にアースに接続された入力側トランジスタと、エミッタ端子が該入力側トランジスタのコレクタ端子に接続され、コレクタ端子が出力整合回路の入力側に接続された出力側トランジスタと、該出力側トランジスタのベース端子に接続され該出力側トランジスタのベース端子に電圧を印加する電圧印加手段とを備え、前記電圧印加手段は、当該増幅回路によって増幅する高周波信号の周波数に対応して前記出力側トランジスタのベース端子に印加する電圧を変更する構成としたから、周波数の異なる複数の高周波信号について良

好に整合を行うことができる。

【0130】請求項6に係る発明によれば、増幅回路の電圧印加手段を、高域側高周波信号を増幅するときには、高域側高周波信号について入力反射係数、出力反射係数が最小となるように出力側トランジスタのベース端子に印加する電圧を設定し、低域側高周波信号を増幅するときには、低域側高周波信号について入力反射係数、出力反射係数が最小となるように出力側トランジスタのベース端子に印加する電圧を設定する構成としたから、周波数の異なる複数の高周波信号について、入力反射係数、出力反射係数をできるだけ小さくすることによって、それぞれの高周波信号についての入力反射特性、出力反射特性を最適化することができる。

【0131】一方、請求項7に係る発明によれば、増幅回路の入力側トランジスタと出力側トランジスタとの間にインピーダンス回路を設けたから、該インピーダンス回路を構成する素子定数の大きさを変えることにより、インターセプトポイントが変化し、インピーダンス回路の値を該インターセプトポイントが良好となったときの値に設定する。これにより、高周波増幅器の線形性を高めることができると共に、利得を高め、雑音指数、入力反射係数、出力反射係数を低く抑えることができる。

【0132】また、請求項8に係る発明では、インピーダンス回路をコイルにより形成したから、コイルのインダクタンスを変えるとインターセプトポイントが変化し、コイルのインダクタンスをインターセプトポイントが良好となったときの値に設定することにより、高周波増幅器の線形性を高めることができる。

【0133】請求項9に係る発明のように、増幅回路の入力側トランジスタ、出力側トランジスタを電界効果トランジスタにより構成しても、高周波増幅器の線形性を高めることができる。

【図面の簡単な説明】

【図1】請求項1、3の発明を示す機能ブロック図である。

【図2】請求項5の発明を示す機能ブロック図である。

【図3】請求項7の発明を示す機能ブロック図である。

【図4】第1の実施例による高周波増幅器を示す回路図である。

【図5】高周波増幅器の雑音指数の周波数特性を示す特性線図である。

【図6】高周波増幅器の利得の周波数特性を示す特性線図である。

【図7】高周波増幅器の入力反射係数、出力反射係数の周波数特性を示す特性線図である。

【図8】第2の実施例による高周波増幅器を示す回路図である。

【図9】高周波増幅器の雑音指数の周波数特性を示す特性線図である。

【図10】高周波増幅器の利得の周波数特性を示す特性線図である。

【図11】高周波増幅器の入力反射係数の周波数特性を示す特性線図である。

【図12】第3の実施例による高周波増幅器を示す回路図である。

【図13】インダクタンスに対応したインターセプトポイントの大きさを示す特性線図である。

【図14】高周波増幅機による入力反射係数のインダクタンス依存性を示す特性線図である。

【図15】高周波増幅機による出力反射係数のインダクタンス依存性を示す特性線図である。

【図16】第4の実施例による高周波増幅器を示す回路図である。

【図17】第1の実施例による高周波増幅器の変形例を示す回路図である。

【図18】従来技術による高周波増幅器の構成を示すブロック図である。

【図19】従来技術による高周波増幅器の基本的構成を示す回路図である。

【図20】高周波増幅器の雑音指数の周波数特性を示す特性線図である。

【図21】高周波増幅器の利得の周波数特性を示す特性線図である。

【図22】高周波増幅器の入力反射係数、出力反射係数の周波数特性を示す特性線図である。

【図23】他の従来技術による高周波増幅器を示す回路図である。

【図24】従来技術による高周波増幅器の入出力特性を示す特性線図である。

【符号の説明】

21、51、61、71、21' 高周波増幅器

22 入力端子

23 入力整合回路

24 コンデンサ

25、26 コイル

29、52、62、72 増幅回路

30 入力側トランジスタ

31 出力側トランジスタ

34 出力整合回路

35、37 コイル

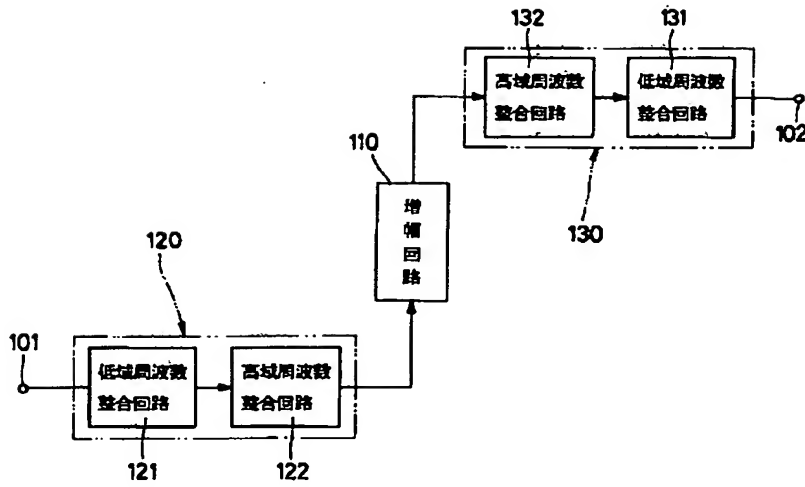
36 コンデンサ

40 出力端子

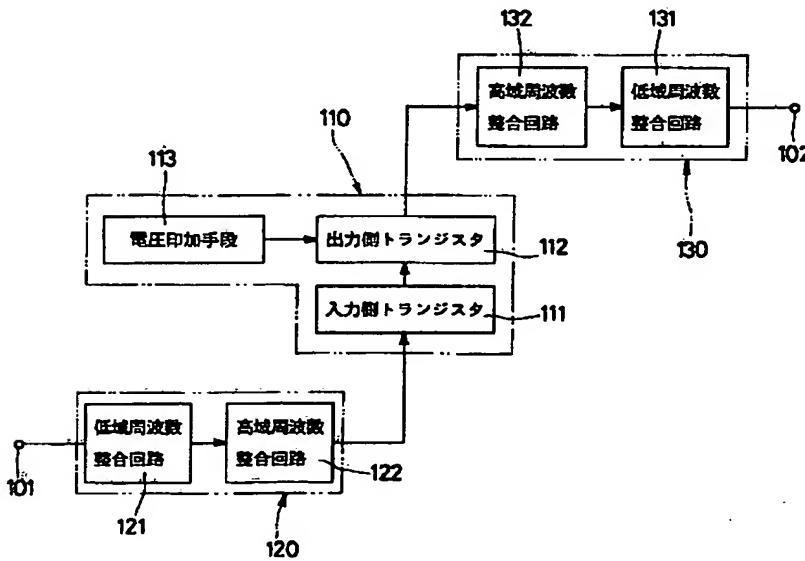
53 直流電源（電圧印加手段）

63 コイル

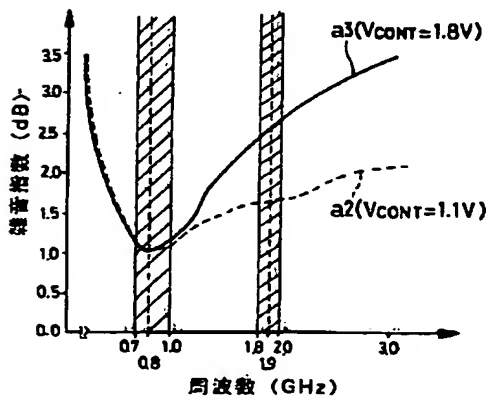
【図1】



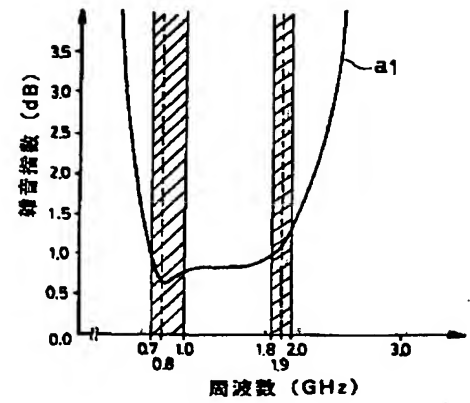
【図2】



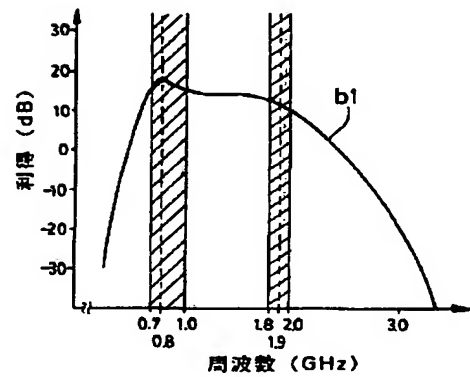
【図9】



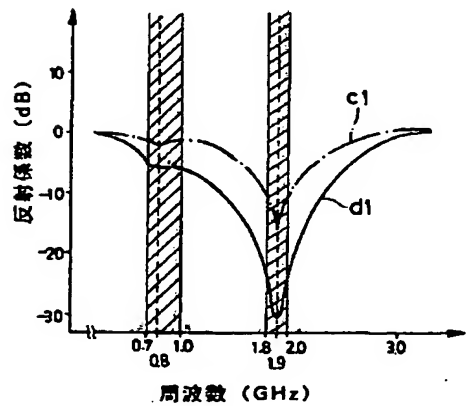
【図5】



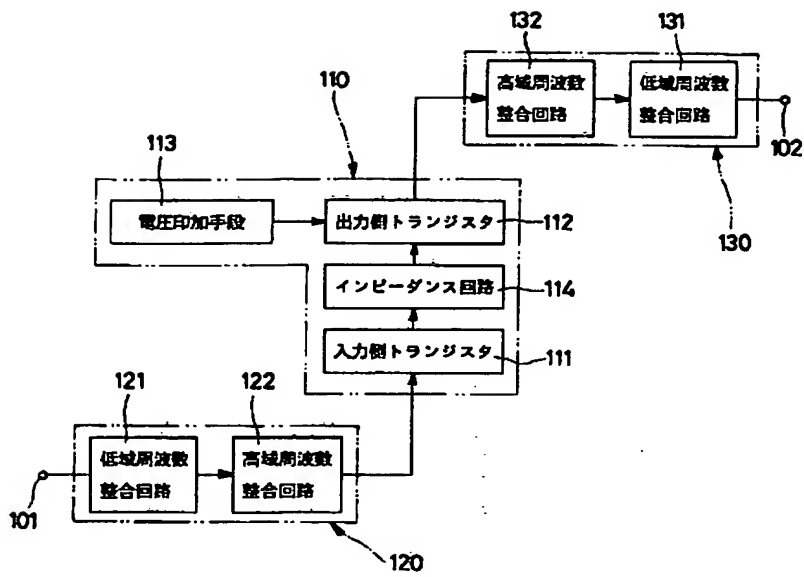
【図6】



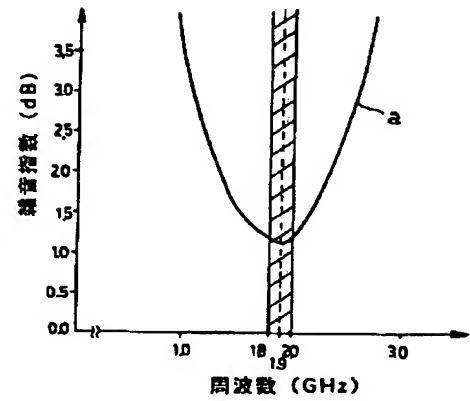
【図7】



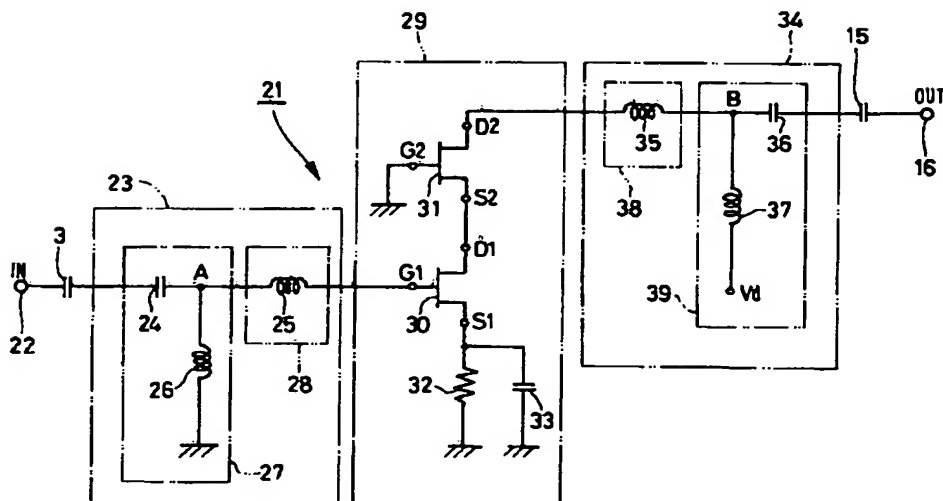
【図3】



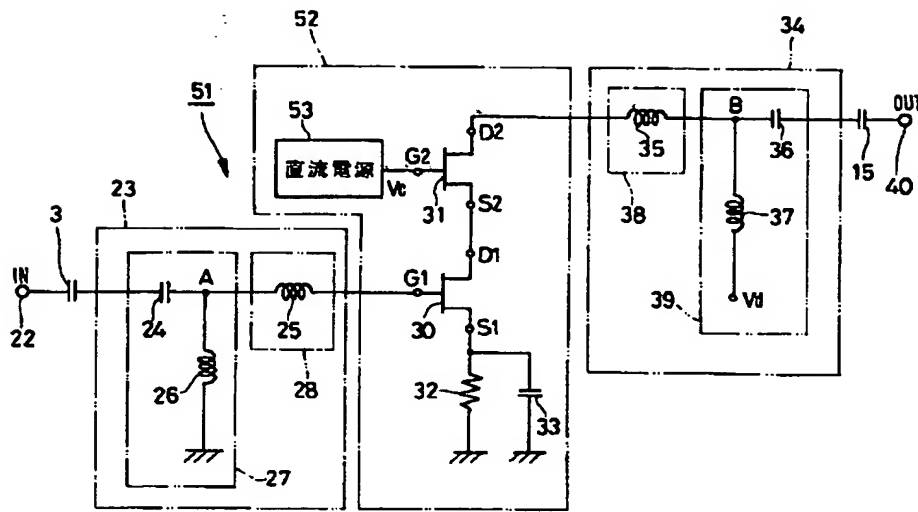
【図20】



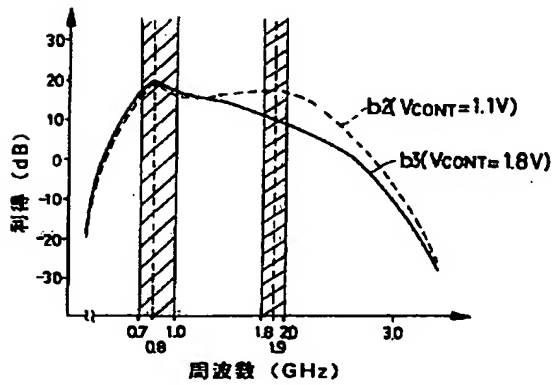
【図4】



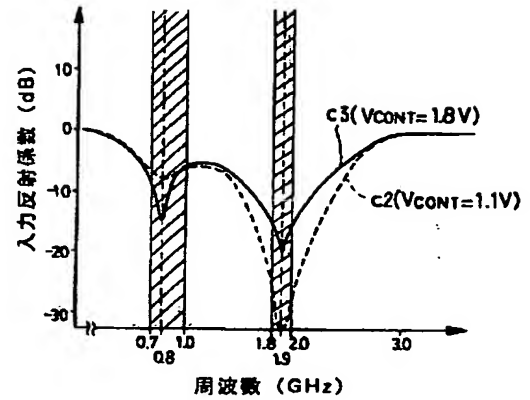
【図8】



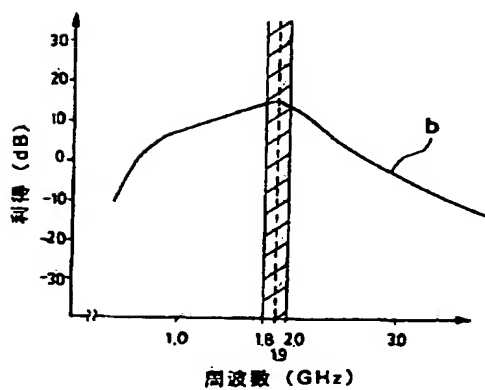
【図10】



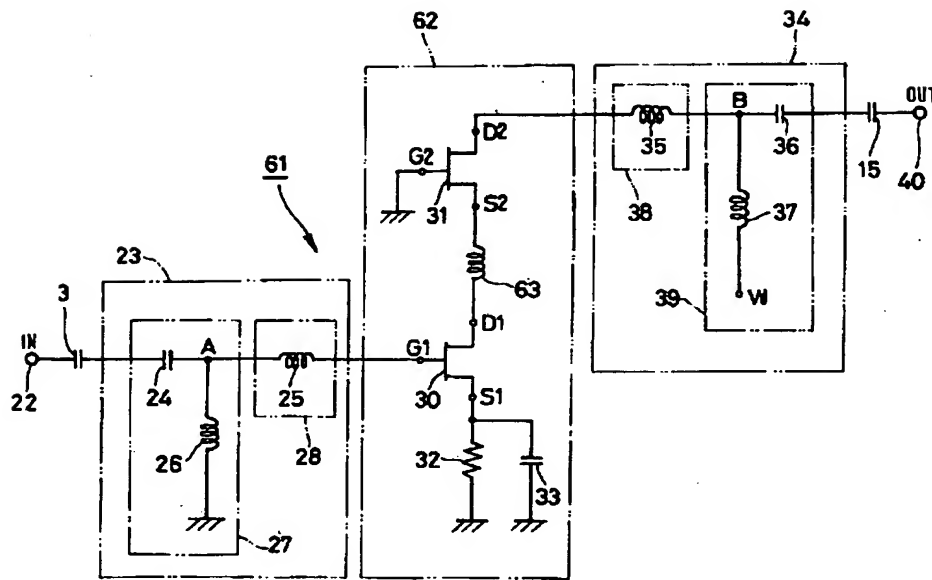
【図11】



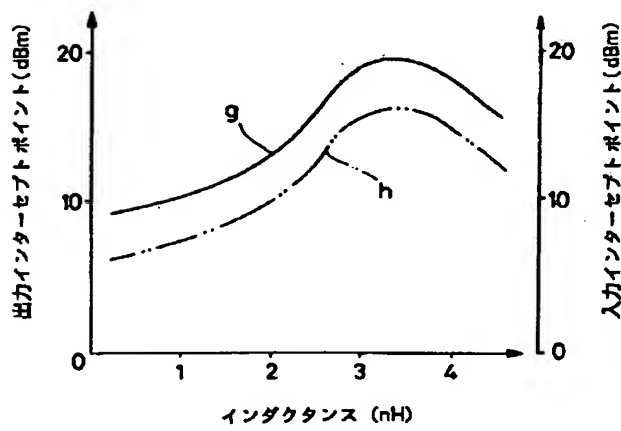
【図21】



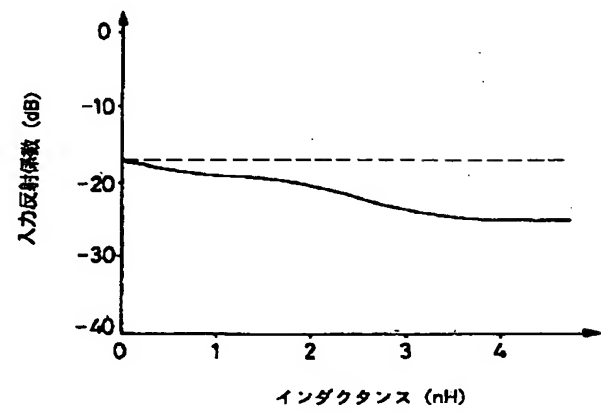
【図12】



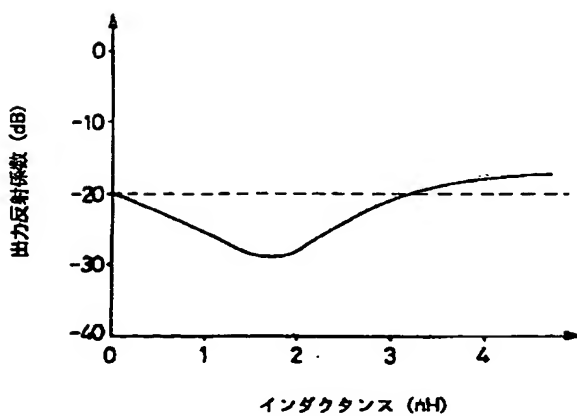
【図13】



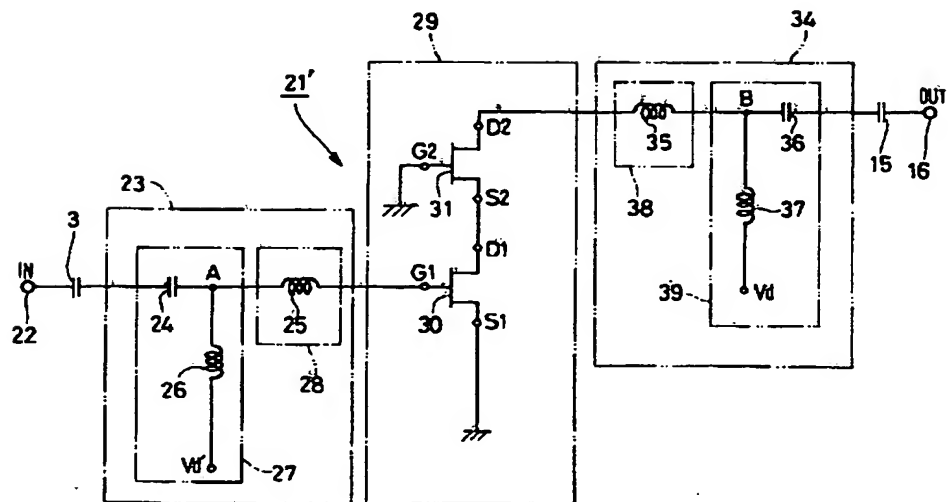
【図14】



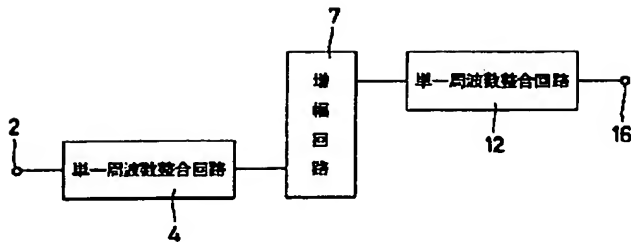
【図15】



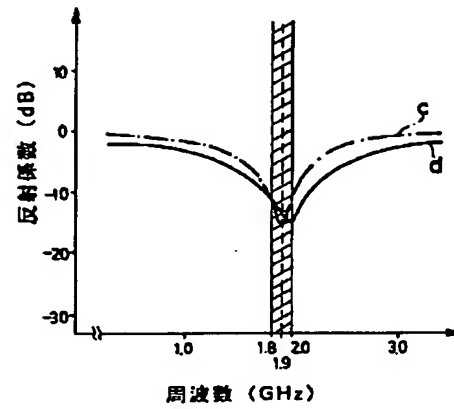
【図 17】



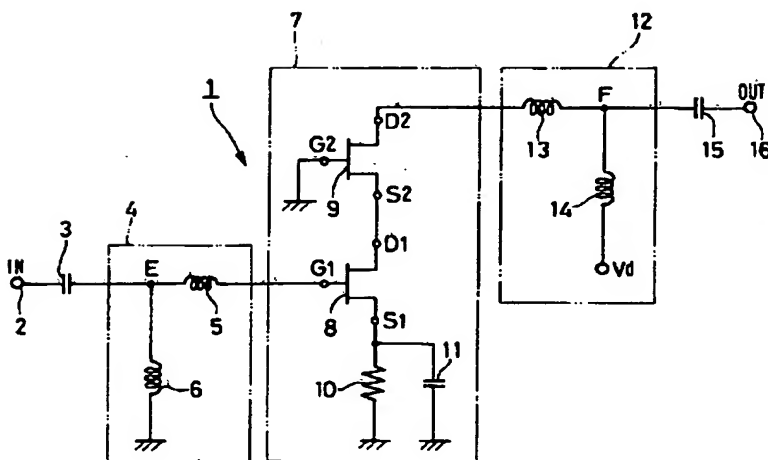
【図18】



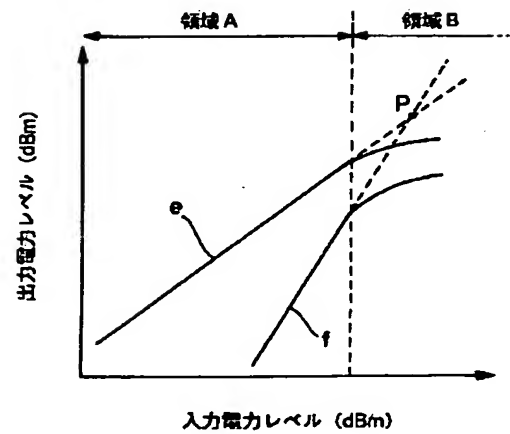
【図22】



【図19】



【図24】



【図 2 3】

